

日本国特許庁
JAPAN PATENT OFFICE

#4
8/4/03
Mallish

JC971 U.S. PRO
10/001785
12/05/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application: 2000年12月28日

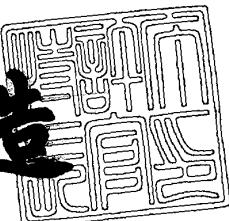
出願番号
Application Number: 特願2000-403513

出願人
Applicant(s): 株式会社半導体エネルギー研究所

2001年 9月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3088779

【書類名】 特許願

【整理番号】 P005404

【提出日】 平成12年12月28日

【あて先】 特許庁長官 及川 耕造 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 大力 浩二

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 高野 圭恵

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の作製方法

【特許請求の範囲】

【請求項1】

絶縁表面上に非晶質半導体膜を形成する第1の工程と、
前記非晶質半導体膜表面に結晶化を促進する触媒元素を塗布し触媒元素含有領域
を形成する第2の工程と、
加熱処理によって非晶質半導体膜を結晶化して結晶質半導体膜を形成する第3の
工程と、
前記結晶質半導体膜に、不純物元素を添加する第4の工程と、
前記不純物元素が添加された結晶質半導体膜に対して、光源を制御して光照射す
る第5の工程と、
を含み、前記光照射処理によって前記触媒元素のゲッタリングを行うことを特徴
とする半導体装置の作製方法。

【請求項2】

請求項1の第4の工程において、不純物元素を添加する代わりに非晶質半導体膜
を成膜する工程を有することを特徴とする半導体装置の作製方法。

【請求項3】

請求項1において、前記光源の制御方法として、前記光源の照射によって基板の
歪み点温度以上に基板が熱せられるとしても、その温度の連続保持時間が0.1
ミリ秒以上20秒以下であることを特徴とし、なおかつ前記結晶質半導体が溶融
しない温度であることを特徴とする半導体装置の作製方法。

【請求項4】

請求項1乃至請求項3のいずれか一項において、前記光源は、基板の上側から、
基板の下側からもしくは基板の下側および上側から照射されることを特徴とする
半導体装置の作製方法。

【請求項5】

請求項1乃至請求項3のいずれか一項において、前記光源は、赤外光、可視光ま
たは紫外光を発する光源であることを特徴とする半導体装置の作製方法。

【請求項6】

請求項1乃至請求項3のいずれか一項において、前記光源は、ハロゲン化金属ランプ、キセノンアークランプ、カーボンアークランプ、水銀ランプを用いることを特徴とする半導体装置の作製方法。

【請求項7】

請求項1乃至請求項6のいずれか一項において、前記光源を照射して不純物元素の活性化を行うことを特徴とする半導体装置の作製方法。

【請求項8】

請求項1乃至請求項6のいずれか一項において、前記触媒元素のゲッタリングを該結晶質半導体膜近傍の酸素濃度が5ppm以下の中性気で行うことを特徴とする半導体装置の作製方法。

【請求項9】

請求項1乃至請求項6のいずれか一項において、前記光照射処理は、真空ポンプにより排気を行って26.6Pa以下にし、該結晶質半導体膜近傍の酸素濃度が2ppm以下の中性気で行うことを特徴とする半導体装置の作製方法。

【請求項10】

請求項1乃至請求項6のいずれか一項において、前記光照射処理は、窒素ガス、不活性ガスまたは液体を冷媒として用いた基板の冷却が同時に行われていることを特徴とする半導体装置の作製方法。

【請求項11】

請求項1乃至請求項6のいずれか一項において、前記光照射処理は、該結晶質半導体膜近傍が窒素(N_2)中性気、不活性気体中性気、または水素(H_2)中性気、還元性気体中性気において行われることを特徴とする半導体装置の作製方法。

【請求項12】

請求項1において不純物元素として周期表の18族に属する不純物元素を用いることを特徴とする半導体装置の作製方法。

【請求項13】

請求項1において不純物元素として周期表の13族に属する不純物元素および15族に属する元素と共に添加することを特徴とする半導体装置の作製方法。

【請求項14】

請求項1において不純物元素として周期表の18属に属する不純物元素及び15属に属する不純物元素、または周期表の18属に属する不純物元素及び13属に属する不純物元素、あるいは周期表の18属に属する不純物元素及び15属に属する不純物元素及び13属に属する不純物元素を共に添加することを特徴とする半導体装置の作製方法。

【請求項15】

請求項12または請求項14において、前記13族に属する不純物元素の濃度は、前記15族に属する不純物元素の濃度の100分の1以上100倍以下とすることを特徴とする半導体装置の作製方法。

【請求項16】

請求項13または請求項14において、前記13族に属する不純物元素として、B、Al、Ga、In、Tlから選ばれた少なくとも一つの元素が用いられることを特徴とする半導体装置の作製方法。

【請求項17】

請求項1乃至請求項7のいずれか一項において、前記15族に属する不純物元素として、N、P、As、Sb、Biから選ばれた少なくとも一つの元素が用いられることを特徴とする半導体装置の作製方法。

【請求項18】

請求項1乃至請求項7のいずれか一項において、前記15族に属する不純物元素として、N、P、As、Sb、Biから選ばれた少なくとも一つの元素が用いられることを特徴とする半導体装置の作製方法。

【請求項19】

請求項1乃至請求項3のいずれか一項において、前記触媒元素は、Ni、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【請求項20】

請求項1において、前記第3の工程において、前記加熱処理によって前記非晶質半導体膜を結晶化した後、前記結晶化された半導体膜にレーザー光を照射するこ

とを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、絶縁表面を有する基板上に形成された非晶質半導体膜を結晶化して結晶質半導体膜を作製する方法、およびこの結晶質半導体膜を用いて作製された半導体装置の作製方法に関する。なお、本明細書において半導体装置とは、トランジスタ、特に電界効果型トランジスタ、代表的にはMOS (Metal Oxide Semiconductor) トランジスタや薄膜トランジスタ (Thin film transistor: TFT) といった装置を指すこととする。また、本発明を用いて作製された半導体装置を画素部とその周辺に設けられる駆動回路に用い、同一基板上に設けた表示装置（代表的には、アクティブラチクス型液晶表示装置）およびこの表示装置を表示部に用いた電気器具（電子機器ともいう）に関する。

【0002】

【従来の技術】

情報化社会の急速な発展に伴い、企業だけでなく個人にもパーソナルコンピュータ（PC）をはじめとする情報家電の普及が急速に進んできている。携帯用情報機器やPCのディスプレイの省スペース化といった面ではやくから有望視されているのが、液晶表示装置（液晶ディスプレイ）である。しかし、液晶表示装置の製造工程は複雑で歩留まりが低く、そのため製造コストが高いといった問題があった。

【0003】

また近年、電界効果移動度の問題から基板（例えば、ガラス基板、石英基板、ステンレス鋼基板等）上に設けられた絶縁表面上に形成された非晶質半導体膜（以下、アモルファスシリコン膜という）を結晶化させて、多結晶状態になった多結晶半導体膜（以下、ポリシリコン膜または結晶性シリコン膜という）を用いた薄膜トランジスタ（以下、TFTという）の技術開発が急速に進んでいる。なかでも、結晶化のための加熱処理を低温（600°C以下）で行って作成された多結晶シリコン膜は、低温ポリシリコン膜と称されている。

【0004】

近年、ガラス基板等に上にTFTを形成して半導体回路を構成する。そのような半導体回路としてはアクティブマトリクス型液晶表示装置のような電気光学装置が代表的である。

【0005】

アクティブマトリクス型液晶表示装置とは、同一基板上に画素マトリクス回路とドライバー回路とを設けたモノシリック型表示装置である。さらにメモリ回路やクロック発生回路等のロジック回路を内蔵したシステムオンパネルの開発も進められている。

【0006】

このようなドライバー回路やロジック回路は高速動作を行う必要があるので、活性層として非晶質珪素膜（アモルファスシリコン膜）を用いることは不適当である。そのため、現状では結晶性珪素膜（ポリシリコン膜）を活性層としたTFTが主流になりつつある。

【0007】

そして、ガラス基板のように石英基板に比較し耐熱性の低い基板上に、大面積に結晶性珪素膜を形成するためのプロセス、いわゆる低温プロセスに関して、研究・開発が盛んに行われている。

【0008】

低温ポリシリコン膜を作成する方法としては、主にレーザーハニール法やイオンドープ法などが主に用いられている。良質な低温ポリシリコン膜を得る方法として、金属元素の結晶化を促進する触媒元素として用いる技術について、特開平7-18354号公報等で開示されている。金属元素としては、ニッケル（Ni）、パラジウム（Pd）、鉛（Pb）、スズ（Sn）などが用いられる。これらの触媒元素を溶液塗布法、スパッタ法、イオン注入法、蒸着法、プラズマ処理法などの方法により半導体（シリコン）膜に添加して、結晶化のための加熱処理を行う。しかし、これらの処理は低温で処理できるかわりに、処理時間が長いという問題があった。

【0009】

本発明者らは、特開平7-130652号公報において、ガラス基板上に結晶性珪素膜を得るため技術を開示している。同公報記載の技術は、非晶質珪素膜に対して結晶化を助長する触媒元素を添加し、加熱処理を行い、非晶質珪素膜を結晶化するというものである。

【0010】

この結晶化技術によって、非晶質珪素膜の結晶化温度を50~100°Cも引き下げることが可能になり、また結晶化に要する時間も1/5~1/10にまで短縮することが可能になった。その結果、耐熱性の低いガラス基板上にも、結晶化珪素膜を大面積に形成することが可能になった。このような、低温プロセスによって得られた結晶性珪素膜は、優れた結晶性を有することが実験的に確かめられている。

【0011】

また、環境問題が深刻化し、全世界レベルで家電機器に関する省エネルギー化対策を取る必要が迫られている。そこで、液晶セルの量産のための製造工程の高効率化や製造コストの低減といった課題を解決するために、製造工程における基板の大型化が求められており、大型のガラス基板から複数のTFT基板をとるための技術開発が進められている。

【0012】

なお、本明細書において、液晶セルとは画素TFTの形成された基板と対向基板との間に液晶が挟まれた状態の表示デバイスのことを指す。

【0013】

【発明が解決しようとする課題】

特開平7-130652号公報において開示された結晶化技術は、結晶化を助長する触媒元素としてニッケル(Ni)、コバルト(Co)といった金属元素が用いられている。これらの触媒元素は、半導体膜(シリコン膜)中に深いエネルギー準位を形成してキャリアを捕獲し、再結合してしまうため、得られる結晶性シリコン膜を用いてTFTを形成すると、TFTの電気特性や信頼性に悪影響を及ぼすことが予想される。

【0014】

また、結晶性半導体薄膜中に残存した触媒元素が不規則に、特に結晶粒界に集中して偏析することが確認されており、この偏析が微弱な電流の逃げ道（リークパス）となり、オフ電流（TFTがオフ状態にある時の電流）の突発的な増加の原因になっていると考えられている。

【0015】

従って、結晶化の工程が終了したら、速やかに触媒元素を半導体膜から除去するか、または電気的な影響を及ぼさない程度の濃度にまで低減させることが望ましい。この手段として、リン（P）などの15族元素を高濃度にドーピングして、触媒元素をゲッタリングする方法があげられる。

【0016】

例えば、リン（P）などの15族元素を高濃度にドーピングしたゲッタリング領域を形成し、触媒元素を捕獲させてゲッタリング工程終了後に、このゲッタリング領域を除去する方法や、不純物元素（リン）が添加されたソース領域またはドレイン領域を活性化する工程と同一の工程で、半導体層中の触媒元素をソース領域またはドレイン領域にゲッタリングする方法などである。

【0017】

しかし、近年、より高精細な表示が望まれており、これを可能にするために画素数を増加させて対応している。画素数が増えることで一つの画素の大きさが小さくなり、同時にゲッタリング作用を有する周期表の15族に属する元素が添加される領域（ゲッタリング領域）が狭くなってしまい、ゲッタリングの効率が悪くなるという問題が生じる。ゲッタリングの効率が下がれば、作業工程時間が延びる、半導体膜中に触媒元素が残留し偏析することで、上述したような問題が生じるなど、様々な問題に発展する。

【0018】

近年では製造工程の効率を向上するために、現在は1枚の大型ガラス基板、例えば、 $550\text{mm} \times 650\text{mm}$ の基板から、6枚の12.1型の液晶セルを製造することができる。今後は、さらに大型のガラス基板から多くの液晶セルを製造する技術および製造装置の導入が求められている。ガラス基板の大型化に伴い、製造工程で用いられる装置も当然、大型化させる必要があるが、加熱処理を行うため炉

は設置面積の増大に関する問題だけでなく大型の炉を均一に十分に温めるためのエネルギーを考えると膨大な消費電力となる。

【0019】

そこで、製造の効率や生産性の向上の点を考慮すると加熱方法として、RTA (Rapid Thermal Anneal) 法が適していると考えられる。しかし、RTA法は、半導体層中の不純物の拡散を抑制することを目的として、高温で短時間の加熱処理を行う方法であり、触媒元素を用いた結晶化工程やゲッタリング工程といった元素の拡散を必要とする半導体膜の加熱処理工程では、所望の効果を得る前に、ガラス基板が歪みを起こしてしまう可能性がある。例えば炉におけるゲッタリング工程において、800°Cで60秒の処理をしただけで、ガラス基板は自重により湾曲変形してしまうことを確認している。

【0020】

また、600°Cを超える高温状態において加熱処理を行うと、触媒金属による酸化半導体膜の高速成長が起き、形成された半導体素子の破壊が起きることが知られている。更に900°Cを超える高温状態において加熱処理を行うと触媒金属の無い部分においても酸化半導体膜が高速に成長することが知られている。

【0021】

更に15族のみを用いたゲッタリングでは、効率良く触媒金属を除去するために超高濃度のドーピングが必要とされる。そこでスループットの向上の為にP濃度の低減が求められている。

【0022】

本発明は上記問題を解決して、低温プロセスの特徴を活かしたまま良好な結晶質半導体膜量産を可能にするために、大型化に対応したガラス基板上に形成した珪素を含む結晶性半導体膜中から触媒元素を除去または低減するための技術を提供することを課題とする。

【0023】

【課題を解決するための手段】

RTA装置を用いることによって加熱処理のスループットを向上させることが可能となる。また光源をパルス状に照射されることによって、ガラスに熱が伝わる前

に処理温度を下げる所以ができるので、ガラス基板上に成膜された半導体膜の加熱処理を可能にしている。さらに、パルス状に制御した光源の点灯による熱の伝達を温度センサーにより制御しており、この制御にあわせてガラス基板にガラス転移温度以上の熱が伝わらないような冷却手段を用いている。加熱および冷却を同時にしているため、加熱処理中にガラス転移温度を超えない、もしくは超える時間を短くする所以ができる。また、この加熱処理を繰り返すことにより、半導体膜の結晶化を促進する触媒元素が半導体中を拡散する温度を保持している間も、ガラス基板を歪ませることなく、比較的短時間で効率よく半導体膜の結晶化および触媒元素をゲッタリングするための半導体膜の加熱処理を行う所以ができる。この方法をPlural Pulse Thermal Annealing (PPTA) と呼ぶ。

【0024】

また、15族元素に加えて18族の元素をゲッタリング領域に添加することによっても18族元素が膜に混入した歪みによって効率良くゲッタリングする所以ができる。またこの時膜が非晶質化することによってもゲッタリング能力を有する。この時同時に15族元素と18族元素を加えて2つの異なるゲッタリング能力を複合しても良い。

【0025】

また15族元素に加えて13族の元素をゲッタリング領域に添加することによって結晶膜中により多くの水素が混入し、それが加熱によって放出されることによってゲッタリング能力が向上する。これによって15族元素のドーピング量を減らすことができ、スループットの向上が実現できるが、更にこの方法を減圧において用いると、RTAやPPTAの様な短時間の加熱工程においても水素の放出が容易になり、ゲッタリング効率のさらなる向上に繋がる。

【0026】

15族元素に加えて18族の元素をゲッタリング領域に添加する場合には、ゲッタリング能力が向上するために15族の元素のドーピング量を更に低減することが出来る。また13族の元素と異なり18族の元素は15族の元素によって発生したキャリアをうち消すことがないため、より好ましい。また、18族の元素のみを用いてゲッタリングする場合には、18族の元素は活性化しないため、その

後の熱処理による拡散を考慮する必要がなくなり、工程削減やスループットの向上に大きく寄与する。

【0027】

また、これまでの15族の元素を用いたゲッタリングにおいては、13族の元素を添加して正孔を主なキャリアとする半導体デバイスにおいてカウンタードープのような方法を用いなければならなかったが、18族の元素を13族の元素に加えて別々または同時に添加し、ゲッタリングを行う場合にはこのようなデバイスにおいてもカウンタードープをおこなう必要が無く、13族元素のドーズ量を大きく低減することが可能であり、スループットの向上に大きく寄与する。

【0028】

更に、ゲッタリングに必要な元素をイオンドープやイオンインプランテーション法によって添加する場合には、100%のArを用いて高速に元素を添加可能なため、スループットの向上に大きく寄与する。

【0029】

RTAやPPTAを用いてスループットを向上させるためには、瞬間に600℃以上の高温に半導体膜を加熱することが必要となる。そこでこの時減圧または不活性ガス（例えば窒素）雰囲気や還元性ガス（例えば水素）雰囲気で処理を行えば雰囲気中の酸素濃度を低減可能なため、触媒金属による酸化半導体膜の高速成長が起きるのを防ぐことができる。また、瞬間に半導体膜が900℃を超える温度になり、触媒の内場所においても酸化が起きる状態となった場合は更に効果がある。また、リンが酸素と結合してゲッタリング能力が低下することを抑制することができるためゲッタリングを目的としてRTAやPPTA処理。を行う場合には低酸素濃度雰囲気で処理を行うと、炉において600℃以下の温度で処理する場合よりゲッタリング効果が高くなる。

【0030】

本発明では、結晶化を助長する触媒元素を半導体膜から周期表の13属および15族に属する不純物元素が添加された領域にゲッタリングさせる工程を、酸素濃度が5ppm以下の雰囲気で行うことを特徴としている。

【0031】

また、本発明は、結晶化を助長する触媒元素を半導体膜から周期表の18族、15族、および13族に属する不純物元素の組み合わせのうちいずれかが添加された領域にゲッタリングさせる工程を、真空ポンプにより排気を行って26.7Pa以下にし、酸素濃度が2ppm以下の雰囲気で行うことを特徴としている。この時または非晶質半導体膜を被ゲッタリング領域に隣接させて成膜し、ゲッタリングを行っても良い。

【0032】

また、加熱処理が、酸素を含まない不活性ガス（例えば窒素(N_2)）や還元性ガス（例えば水素(H_2)）であって、熱によって分解され半導体膜と反応したり、成分が堆積されたりしない気体の雰囲気で行うことを特徴としている。

【0033】

さらに基板の大型化に対応できるPPTA(Plural Pulse Thermal Annealing)装置を用いて結晶化工程、ゲッタリング工程などのための加熱処理を行い、高温で長時間の加熱処理を必要とするため消費電力が大きくなる電気炉を用いることなく効率的にTFT基板を製造することができる。

【0034】

【本発明の実施の形態】

本発明で開示するPPTA装置を用いたゲッタリング方法について、図1を用いて説明する。

【0035】

図1(A)に示すように、まず、光を透過するガラス基板10の絶縁表面上に下地絶縁膜11を形成する。下地絶縁膜としては、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜のいずれかの膜を用いればよく、またこれらの膜を積層してもよい。本実施形態では50nmの酸化窒化シリコン膜と100nmの酸化窒化シリコン膜を積層して形成している。この工程は、下地膜およびアモルファスシリコン膜は大気開放しないで連続的に形成してもかまわない。

【0036】

次いで、下地絶縁膜11上に非晶質半導体膜12を形成する。本実施形態では、アモルファスシリコン膜を55nm形成した。

【0037】

続いて図1 (B) に示すように、アモルファスシリコン膜12の表面に結晶化を促進する触媒元素として公知の方法でニッケル (N i) を塗布し、触媒元素含有層13を形成する。ここで使用可能な触媒元素としては、ニッケル以外にパラジウム (P d) 、スズ (S n) 、鉛 (P b) 、コバルト (C o) 、白金 (P t) 、銅 (C u) 、金 (A u) といった元素がある。

【0038】

次に図1 (C) に示すように、加熱処理により前記非晶質半導体膜12を結晶化させて、結晶性珪素膜14を形成する。この加熱処理後にレーザ光を結晶性珪素膜14照射して結晶性を助長させてもよい。

【0039】

以上のようにして形成された結晶質シリコン膜16は、結晶化を助長する触媒元素を用い、さらに結晶化のあとに、触媒元素をリンのゲッタリング作用により除去しており、結晶質シリコン膜16中に残存する触媒元素の濃度を低減しているため、良好な結晶質シリコン膜を得ることができる。

【0040】

次いで、PPTA装置を用いたゲッタリング処理について図1 (D) 、(E) および図2を用いて説明する。ゲッタリング作用を有する周期表の15族に属する不純物元素（代表的にはリン）及び13族に属する不純物元素を結晶質シリコン膜14に添加するためにマスク絶縁膜15を形成し、リン (P) 及びアルゴン (A r) を添加して、ゲッタリング領域16を形成する。このときリン (P) 及びボロン (B) を添加して、ゲッタリング領域16を形成しても良いが、この場合、このゲッタリング領域16には、13族に属する不純物元素の濃度は、15族に属する不純物元素の濃度の100分の1以上100倍以下となっている（この実施例では $1 \times 10^{19} \sim 1 \times 10^{21}$ atoms/cm³のリン及び $1 \times 10^{19} \sim 1 \times 10^{21}$ atoms/cm³のボロンを添加している）。添加方法としてはイオンドーピング法やプラズマドーピング法等の気相法や、13族元素及び／又は15族元素を含有する層を固相法や、溶液を用いた液相法にて形成する方法を用いる。またアルゴン (A r) についてはスパッタで半導体膜を堆積させるときに膜に混入させても良

い。更に、ゲッタリング方法としては非晶質半導体膜を被ゲッタリング領域に隣接するように成膜しても良い。

【0041】

この基板を処理室18に移動させて加熱処理を行う。加熱処理は基板の下側に11本および上側に10本設置されたハロゲンランプ（赤外光）15を1～180秒（好ましくは30～60秒）、1～30回（好ましくは、2～10回）点灯させる。ガラス基板が大きく歪んだり反ったりしない温度で処理する。この実施例では放射温度計による基板裏面からの測定により、この時の基板温度が700℃以下になるように制御し、ガラス歪み点である667℃以上の温度を連続保持するのを20秒以内に押さえている。また、スループットの向上と消費電力の低減のために光照射を数分行い、600℃から700℃の温度を保持しても良い。本実施形態では、光源としてハロゲンランプを用いているが、その他、キセノンランプのように、紫外光ランプを光源として用いるのも好ましい。

【0042】

なお、図3に示すように、本明細書において開示するPPTA装置には冷却手段として、反応室内および反応室を冷却する手段が設けられており、光源をパルス状に制御して半導体膜に照射し、半導体膜を加熱処理するのと同時に、ガラス基板が歪まないように冷媒を用いて冷却している。反応室内の冷媒としては、窒素ガス、ヘリウムなどの不活性ガス、反応室そのものを冷却する冷媒としては、窒素ガス、ヘリウムなどの不活性ガスもしくは液体、またはその両方を用いればよい。本実施形態では、窒素ガスを2～10(slm)を流入している。

【0043】

また、光源として用いるランプは、パルス状に急峻に照度を制御できれば、赤外光だけでなく、紫外光を発するランプや、一般的なハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、低圧水銀ランプなどのいずれを用いててもよい。

【0044】

さらに処理室18においては、ロータリーポンプやメカニカルブースターポンプにより排気を行って雰囲気が大気圧以下の減圧雰囲気で行うことによりゲッタリ

ング効果を高めてある。本実施の形態では高い純度（窒素中に含まれるCH₄、CO、CO₂、H₂、H₂O及びO₂の濃度が1 ppb以下である）の窒素を5 l/minで流して圧力を2.67 Pa以下に保ち、酸素濃度が5 ppm以下（本実施形態では2 ppm以下）の窒素雰囲気を作る。この窒素雰囲気中で450°C～950°C、4～24時間の加熱処理工程を行う。なお、本実施形態においては、窒素雰囲気としたが、酸素濃度が5 ppm以下にできれば雰囲気は、酸素を含まない気体、例えばヘリウム（He）、ネオン（Ne）、アルゴン（Ar）といった不活性気体でもよい。また、熱による分解で堆積したり、半導体膜と反応したりしないような気体、例えば水素（H₂）でもよい。

【0045】

触媒元素は半導体膜全面に塗布されており、後のチャネル形成領域となる領域にも $1 \times 10^{17} \sim 1 \times 10^{19}$ atoms/cm³の触媒元素が残存している。基板の下面および上面からランプ光をパルス状にして照射（以下、パルス状にして照射されるランプ光のことをパルス光とする）し、ゲッタリング領域16に触媒元素をゲッタリングさせる。パルス光はハロゲンランプを用いており、700°Cまでランプ加熱して直後に600°C（好ましくは450°C以下）の温度になるまで冷却する。この処理を1回行っただけでもゲッタリングの効果を確認することができるが、さらに好ましくは2～30回の処理を行うとよい。また、スループットの向上と消費電力の低減のために光照射を数分行い、600°Cから700°Cの温度を保持しても良い。

【0046】

この加熱処理により図1（E）'に示すように、この加熱処理工程により結晶質シリコン膜中のニッケルが矢印の方向に移動し、リンのゲッタリング作用によつて、ゲッタリング領域16に捕獲される。即ち、結晶質シリコン膜中からニッケルが除去され、結晶質シリコン膜に含まれるニッケルの濃度は 1×10^{17} atoms/cm³以下、好ましくは 1×10^{16} atoms/cm³以下にまで低減することができる。加熱処理中は、ガラス基板に熱が伝わらないようにするために反応室内に冷媒として窒素ガス2～10（slm）を流入させている。

【0047】

上記した加熱処理は、半導体膜にランプ光をパルス状に照射して結晶化やゲッタリングといった処理を施しているが、加熱がパルス的に行われる（例えば、光源自身を動かしたり、基板自体を動かしたりして半導体膜にパルス光を照射するのと同じ効果にする）のであれば、光源（ランプ）をパルス状に制御する必要はない。

【0048】

ここで、本発明で用いられるPPTA装置の一例を図3を用いて簡単に説明する。枚葉式で処理室500は、石英で形成されている。処理室500のまわりは冷却するために水冷式の冷却装置501が設けられている。光源502としては、棒状のハロゲンランプが基板の下側および上側に設けられ、実施形態では両側の光源が用いられている。ただし、光源の使用は片側のみでもよく、使用者が適宜決定すればよい。光源502は、光源制御装置503により制御されパルス光（例えば、 $0.5\text{ }\mu\text{m} \sim 3\text{ }\mu\text{m}$ の波長を含む）として点灯する。

【0049】

処理室500には、冷媒供給源504から冷媒として窒素ガスが供給される。なお、温度センサー508a、508bによって測定された結果をもとに、制御手段506で冷媒の供給量を制御したり、光源の強度を制御したりする。処理室500に供給された冷媒は、排気口509から外部に排出され処理室500は常に清潔なガスで充填されるようになっている。

【0050】

基板は、ローダ／アンローダ室513で基板ホルダーに設置され、搬送室512の搬送手段511により処理室500に搬送される。搬送室512と処理室500との間には仕切り弁510が設けられている。

【0051】

【実施例】

(実施例1)

本発明を用いてTFT基板を作製する方法の一例について本実施形態で図4～7を用いて説明する。まず本実施形態では、光を透過するアルミニウム酸ガラスまたはバリウム酸ガラスなどからなるガラス基板または、比重が2.

5 g/cm^3 以下、熱膨張係数が $35.0 \times 10^{-7}/\text{°C}$ 以下のガラス基板を用いる。ガラス基板100上に、下地絶縁膜101を形成する。下地絶縁膜101は、CVD装置で SiH_4 と N_2O を用い、酸化窒化シリコン(SiNO)膜101aを形成し、次いで、酸化窒化シリコン(SiON)膜101bと同じチャンバーにて形成する。 SiNO 膜と SiON 膜との積層の膜厚が $50 \sim 200 \text{ nm}$ の厚さになるように形成する。

【0052】

次いで、非晶質半導体膜としてアモルファスシリコン膜102を形成する。次いで、アモルファスシリコン膜102上にマスク絶縁膜(図示せず)を形成する。マスク絶縁膜を介してアモルファスシリコン膜102にp型を付与する不純物元素(以下、p型不純物元素という)を添加する工程で用いられる。p型不純物元素としては、代表的には13族に属する元素、典型的にはボロンまたはガリウムを用いることができる。この工程(チャネルドープ工程という)はTFTのしきい値電圧を制御するための工程である。なお、ここではジボラン(B_2H_6)を質量分離しないでプラズマ励起したイオンドープ法でボロンを添加する。勿論、質量分離を行なうイオンインプランテーション法を用いても良い。

【0053】

次いで、アモルファスシリコン膜102の結晶化処理を行う。まず、アモルファスシリコン膜102の表面に重量換算で 10 ppm のニッケルを含む酢酸ニッケル塩溶液を塗布して、触媒元素含有層103を形成する。塗布方法は、スピナーによる塗布、またはスパッタ法等公知の方法でよい。本実施形態ではファーニニアール炉を用いて、 550°C 4時間の加熱を行っている。これにより結晶質シリコン膜104が形成される。

【0054】

この時RTAやPPTAを用いて結晶化させても良い。なお、結晶化率をさらに高め、結晶粒内の欠陥を補修するために、結晶質シリコン膜104に対してレーザー照射を行ってもよい。また、結晶化処理の前に、アモルファスシリコン膜中に含まれる水素量を減らすための熱処理を行ってもよい。

【0055】

続いて、結晶質シリコン膜104から結晶化処理に用いた触媒元素をゲッタリングするために、ゲッタリング作用を有する周期表の18族に属する不純物元素（代表的にはアルゴン）及び15族に属する不純物元素（代表的にはリン）を添加して、ゲッタリング領域105を形成する。この時13族に属する不純物元素と15族に属する不純物元素を添加するのも良い。マスク絶縁膜を形成し、結晶質シリコン膜が露出した領域にリンを添加する。この後、パルス光106を照射する。照射するパルス光は100～200°C／秒の速度で1220°Cまで加熱し、40秒間保持し、冷却温度は、50～150°C／秒として、300～400°Cまで冷却するというパルス光が適している。また、ガラス基板がガラス転移温度以上にならないように、冷媒として窒素ガスを2～10(slm)流入している。このようなパルス光を1回照射することで、触媒元素がゲッタリング領域105にゲッタリングされる。十分なゲッタリング効果を得るために、パルス光照射は2～20回行ってもよい。また、半導体膜の結晶化および触媒元素のゲッタリングのための加熱処理の工程は、減圧雰囲気または低酸素雰囲気で行う。

【0056】

このようにして得られた良質の結晶質シリコン膜104を島状にパターニングして後のTFTの活性層となる半導体層107～111を形成する。次いで、島状の半導体層107～111上に、ゲート絶縁膜112をプラズマCVD法にて厚さ50～150nmに形成する。次いで、ゲート電極を形成するための導電膜として、厚さ20～100nmの導電膜(A)113および厚さ100～400nmの導電膜(B)114を形成する。本実施形態では、導電膜(A)をTaN、導電膜(B)をWとして形成したが、Ta、W、Ti、Mo、Al、Cuから選ばれた元素、またはこれらの元素を主成分とする合金材料もしくは化合物材料のいずれかで形成すればよい。

【0057】

次いで、レジストからなるマスク115a～115gを形成し、導電膜(A)113および導電膜(B)114をエッチングして、導電膜(A)および導電膜(B)の積層からなるゲート電極116～119を形成する。エッチング方法に限定はないが、ICP(Inductively Coupled Plasma：誘導結合型プラズマ)エッ

チング法を用いるとよい。エッティング用ガスには CF_4 と Cl_2 とを用いる。同一の工程で、保持容量の上部電極となる容量配線120、配線121、122が形成される。

【0058】

ゲート電極116～119、配線120～122が形成されたら、該ゲート電極をマスクとしてゲート絶縁膜112を介してイオンドープ法により半導体層107～111にn型を付与する不純物元素（以下、n型不純物元素という）を添加する。この工程により、不純物濃度が $1 \times 10^{16} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ のn型不純物領域123a～123eが形成される。この時n型不純物元素以外に18族に属する元素を添加しても良い。また、この時更に非晶質半導体膜を上に堆積しても良い。

【0059】

次いで、レジストからなるマスクをそのままに第2のエッティング処理を行い第2の形状のゲート電極および配線124～130を形成する。続いて、第2の形状のゲート電極および配線124～130をマスクにして、さらにn型不純物元素の添加を行う。これにより、後にソース領域またはドレイン領域になるn型不純物濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ のn型不純物領域（n⁺）と、該n型不純物領域（n⁺）よりチャネル形成領域側に後に低濃度不純物領域（以下、LDD領域という）となるn型不純物元素濃度が $1 \times 10^{18} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ のn型不純物領域（n⁻）131a～131eが形成される。

【0060】

そして、後のnチャネル型TFTとなる領域にレジストからなるマスク132、133を形成し、p型不純物元素を添加して、p型不純物領域134a、135bを形成する。なお、p型不純物領域134の不純物濃度は、先の工程において添加されているn型不純物濃度の最大値に対して1.5～3倍の $2 \times 10^{20} \sim 2 \times 10^{21} \text{ atoms/cm}^3$ となるようにすればよい。

【0061】

次いで、後の駆動回路のnチャネル型TFTおよび第2のpチャネル型TFTをレジストからなるマスク135、136で覆ってエッティング処理を行い、後の駆

動回路の第1のpチャネル型TFT、画素TFTおよび配線において、第3の形状のゲート電極と配線137～141を形成した。

【0062】

次いで、半導体膜に添加された不純物元素の活性化のための加熱処理を行う。この加熱処理は、図3に示すPPTA装置を用いてパルス光を複数回照射して活性化を行う。パルス光は基板裏面側（本明細書において、TFTが形成される面を基板表面とする）から照射する。この加熱処理により確実に不純物を活性化することができる。また、スループットの向上と消費電力の低減のために光照射を数分行い、600°Cから700°Cの温度を保持しても良い。

【0063】

活性化処理後、窒化シリコン膜または酸化窒化シリコン膜からなる第1の層間絶縁膜142をプラズマCVD法により形成する。そして、第1の層間絶縁膜142中から水素を放出させ、半導体膜の水素化を行うための加熱処理をする。この加熱処理は、350～450°C（好ましくは、410°C）でクリーンオーブンで行えばよい。または、公知のプラズマ化されることによって生じた水素を含む雰囲気中での水素化処理を行ってもよい。

【0064】

次いで、第2の層間絶縁膜143として、アクリルまたはポリイミドなどの有機絶縁材料を用いて平坦化を行う。そして、第1の層間絶縁膜142および第2の層間絶縁膜143に、後のTFTの活性層となる半導体膜107～111にまで達するコンタクトホールを形成し、そこに、厚さ100～200nmのTi膜、厚さ250～350nmの合金膜（AlとTiとの合金膜）、厚さ50～150nmのTi膜を積層して、所望の形状にパターニングし、接続配線144～151を形成して、それぞれのTFTを電気的に接続する。

【0065】

また、画素部206においては、画素電極153を形成する。画素電極153は、画素TFTのドレイン領域123dおよび保持容量204の下部電極（不純物が半導体膜）134と電気的に接続される。

【0066】

nチャネル型TFT201は、活性層にチャネル形成領域161、ソース領域およびドレイン領域124a、LDD領域132aを有する。

【0067】

第1のpチャネル型TFT202は、活性層にチャネル形成領域162、ソース領域およびドレイン領域134を有する。

【0068】

第2のpチャネル型TFT203は、活性層にチャネル形成領域163、ソース領域およびドレイン領域135b、LDD領域135eを有する。なお、ゲート電極127がLDD領域135eと重なる領域を有している。

【0069】

画素TFT203は、活性層にチャネル形成領域164、ソース領域およびドレイン領域124d、LDD領域132dを有する。

【0070】

保持容量204は、下部電極（不純物元素が添加された半導体膜）112、誘電体（ゲート絶縁膜113から連続して形成された絶縁膜）および上部電極（ゲート電極を形成する導電膜（A）および導電膜（B）の積層からなる）129を有する。

【0071】

以上、nチャネル型TFT201およびpチャネル型TFT202からなるCMOS構造を含む駆動回路205と、画素TFT203および保持容量204を含む画素部206からなるアクティブマトリクス基板が作製される。

【0072】

本実施形態で開示するように本発明を用いると、PPTA装置により加熱処理を短時間で行うことができ、スループットが向上し、効率よく信頼性の高いTFTを作製することができる。

【0073】

（実施例2）

ボトムゲート型のTFT基板の製造工程に実施例1で示した工程を適応することができる。その一例について本実例では図8、9を用いて説明する。

【0074】

基板50上に、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜等の絶縁膜を形成し（図示せず）、ゲート電極を形成するために導電膜を形成し、所望の形状にパターニングしてゲート電極51を得る。導電膜には、Ta、Ti、W、Mo、CrまたはAlから選ばれた元素またはいずれかの元素を主成分とする導電膜を用いればよい。

【0075】

次いで、ゲート絶縁膜52を形成する。ゲート絶縁膜は、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜の単層、もしくはいずれかの膜の積層構造にしてもよい。

【0076】

次いで、非晶質半導体膜としてアモルファスシリコン膜53を熱CVD法、プラズマCVD法、減圧CVD法、蒸着法またはスパッタリング法により10～1150nm厚に形成する。なお、ゲート絶縁膜52とアモルファスシリコン膜53とは、同じ成膜法で形成することが可能であるため、両者を連続形成してもよい。連続形成することで、一旦大気に曝すことがなくなり、表面の汚染を防ぐことができ、作製するTFTの特性バラツキやしきい値電圧の変動を低減することができる。

【0077】

次いで、アモルファスシリコン膜の結晶化処理を行う。結晶化工程は、結晶化を促進する触媒元素を用いる結晶化方法を用いる。この時結晶性を良くするためにレーザーを照射する結晶化方法を併用しても良い。その後触媒元素をゲッタリングする処理を行う。なお、ゲッタリングの方法は実施形態に開示した方法を用いればよい。

【0078】

次いで、保護絶縁膜56を100～400nm厚で形成する。続いて、レジストからなるマスク（図示せず）を用いて、後のnチャネル型TFTの活性層となる結晶性シリコン膜にn型を付与する不純物元素、後のpチャネル型TFTの活性層となる結晶性シリコン膜にp型不純物元素を添加して、ソース領域、ドレイン領

域、LDD領域を形成する。

【0079】

次いで、結晶性シリコン膜に添加された不純物元素を活性化する処理を行う。活性化処理は、実施形態1で開示したパルス光を用いた加熱処理を行えばよい。続いて活性化処理後、公知のプラズマ化されることによって生じた水素を含む雰囲気中での水素化処理を行ってもよい。

【0080】

次いで、結晶性シリコン膜上の絶縁膜56を除去し、結晶性シリコン膜を所望の形状の半導体層に形成した後、層間絶縁膜57を形成する。層間絶縁膜は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜等のシリコンを含む絶縁膜のいずれか、もしくはそれらの積層で厚さ500～1500nmになるように形成する。

【0081】

その後、それぞれのTFTのソース領域またはドレイン領域に達するコンタクトホールを形成して、各TFTを電気的に接続するための配線58を形成する。

【0082】

以上のように、本発明はTFTの形状に関わらず適応することができる。

【0083】

(実施例3)

本実施例では、実施例1で作製したTFT基板からアクティブマトリクス駆動の液晶表示装置を作製する工程を説明する。図10は、TFT基板と対向基板181とをシール材で貼り合わせた状態を示している。TFT基板上には柱状のスペーサ183を形成する。柱状のスペーサは画素電極上に形成されるコンタクト部のくぼみに合わせて形成するとよい。柱状スペーサは用いる液晶材料にも依存するが、3～10μmの高さで形成する。コンタクト部では、コンタクトホールに対応した凹部が形成されるので、この部分に合わせてスペーサを形成することにより液晶の配向の乱れを防ぐことができる。その後、配向膜182を形成し、ラビング処理を行う。対向基板180には透明導電膜184、配向膜181を形成する。その後、TFT基板および対向基板180をシール材により貼り合わせて

液晶を注入し、液晶層185を形成する。以上のようにして作製されるアクティブマトリクス駆動の液晶表示装置を完成させることができる。

【0084】

(実施例4)

本実施例では実施例1により得られるTFT基板(アクティブマトリクス基板)を用いて、アクティブマトリクス駆動の発光装置を作製する工程を図14を用いて説明する。

【0085】

基板1601はガラス基板を用いる。このガラス基板1601上には駆動回路1650にnチャネル型TFT1652とpチャネル型TFT1653が形成され、画素部1651にスイッチング用TFT1654、電流制御用TFT1655が形成されている。これらのTFTは、半導体層1603～1606、ゲート絶縁膜とする第2絶縁膜1607、ゲート電極1608～1611などを用いて形成されている。

【0086】

基板1601上に形成する第1絶縁膜1602は酸化窒化シリコン(SiO_xN_y で表される)、窒化シリコン膜などを50～200nmの厚さに形成して設ける。層間絶縁膜は窒化シリコン、酸化窒化シリコンなどで形成される無機絶縁膜1618と、アクリルまたはポリイミドなどで形成される有機絶縁膜1619とから成っている。

【0087】

駆動回路1650の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。nチャネル型TFT1652及びpチャネル型TFT1653には配線1612、1613が接続され、これらのTFTを用いて、シフトレジスタやラッチ回路、バッファ回路などが形成される。

【0088】

画素部1651では、データ配線1614がスイッチング用TFT1654のソース側に接続し、ドレイン側の配線1615は電流制御用TFT1655のゲート電極1611と接続している。また、電流制御用TFT1655のソース側は

電源供給配線617と接続し、ドレイン側の電極616がEL素子の陽極と接続するように配線されている。

【0089】

陽極、陰極及びその間にエレクトロルミネンス (Electro Luminescence) が得られる有機化合物を含む層（以下、EL層と総称する）を有するEL素子は画素部のTFT上に形成される。尚、有機化合物におけるミネンスには一重項励起状態から基底状態に戻る際の発光（蛍光）と三重項励起状態から基底状態に戻る際の発光（リン光）とがあり、その両者を含むものとする。

【0090】

EL素子は、配線を覆うようにアクリルやポリイミドなどの有機樹脂、好適には感光性の有機樹脂を用いてバンク1620、1621を形成した後に設ける。本実施形態では、EL素子1656は、ITO（酸化インジウム・スズ）で形成される陽極1622、EL層1623、MgAgやLiFなどのアルカリ金属またはアルカリ土類金属などの材料を用いて形成される陰極1624とから成っている。バンク1620、1621は、陽極1622の端部を覆うように形成され、この部分で陰極と陽極とがショートすることを防ぐために設ける。

【0091】

EL層1623の上にはEL素子の陰極1624が設けられる。陰極1624としては、仕事関数の小さいマグネシウム(Mg)、リチウム(Li)若しくはカルシウム(Ca)を含む材料を用いる。好ましくはMgAg (MgとAgをMg : Ag = 10 : 1で混合した材料) でなる電極を用いれば良い。他にもMgAg A1電極、LiA1電極、また、LiFA1電極が挙げられる。

【0092】

EL層1623と陰極1624とでなる積層体は、各画素で個別に形成する必要があるが、EL層1623は水分に極めて弱いため、通常のフォトリソグラフィ技術を用いることができない。また、アルカリ金属を用いて作製される陰極1624は容易に酸化されてしまう。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマCVD法等の気相法で選択的に形成することが好ましい。また、陰極1624上に外部の水分等から保護するための保

護電極を積層しても良い。保護電極としては、アルミニウム（A1）、銅（Cu）若しくは銀（Ag）を含む低抵抗な材料を用いることが好ましい。

【0093】

少ない消費電力で高い輝度を得るために、EL層を形成する材料に三重項励起子（トリプレット）により発光する有機化合物（以下、トリプレット化合物という）を用いる。尚、シングレット化合物とは一重項励起のみを経由して発光する化合物を指し、トリプレット化合物とは三重項励起を経由して発光する化合物を指す。

【0094】

トリプレット化合物としては以下の論文に記載の有機化合物が代表的な材料として挙げられる。（1）T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo, 1991) p.437. （2）M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151. （3）M.A.Baldo, S.Lamansky, P.E.Burrrows, M.E.Thompson, S.R.Forrest, Appl.Phys.Lett., 75 (1999) p.4. （4）T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.

【0095】

上記トリプレット化合物は、シングレット化合物よりも発光効率が高く、同じ発光輝度を得るにも動作電圧（EL素子を発光させるに要する電圧）を低くすることが可能である。

【0096】

図16ではスイッチング用TFT1654をマルチゲート構造とし、電流制御用TFT1655にはゲート電極とオーバーラップするLDDを設けている。多結晶シリコンを用いたTFTは、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、図16のように、画素内において機能に応じて構造の異なるTFT（オフ電流の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFT）を形成することは、高い信頼性を有し

、且つ、良好な画像表示が可能な（動作性能の高い）表示装置を作製する上で非常に有効である。以上のようにして作製されるアクティブマトリクス駆動の発光装置を完成させることができる。

【0097】

(実施例5)

本願発明を実施して形成されたCMOS回路や画素部はアクティブマトリクス型液晶表示装置として用いることができ、それら液晶表示装置を表示部に組み込んだ電気器具全てに本発明を実施できる。

【0098】

その様な電気器具としては、ビデオカメラ、デジタルカメラ、プロジェクター（リア型またはフロント型）、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図11～13に示す。

【0099】

図13（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。

【0100】

図13（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。

【0101】

図13（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。

【0102】

図13（D）はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。

【0103】

図13（E）はプログラムを記録した記録媒体（以下、記録媒体と呼ぶ）を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD（Digital Versatile Disc）、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【0104】

図13（F）はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部（図示しない）等を含む。

【0105】

図14（A）はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。

【0106】

図14（B）はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。

【0107】

なお、図14（C）は、図14（A）及び図14（B）中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施形態は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図14（C）中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0108】

また、図14（D）は、図14（C）中における光源光学系2801の構造の一例を示した図である。本実施形態では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図14（D）に示した光源光学系

は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0109】

ただし、図14に示したプロジェクターにおいては、透過型の液晶表示装置を用いた場合を示しており、反射型の液晶表示装置の適用例は図示していない。

【0110】

図15（A）は携帯電話であり、3001は表示用パネル、3002は操作用パネルである。表示用パネル3001と操作用パネル3002とは接続部3003において接続されている。接続部3003における、表示用パネル3001の表示部3004が設けられている面と操作用パネル3002の操作キー3006が設けられている面との角度θは、任意に変えることができる。

さらに、音声出力部3005、操作キー3006、電源スイッチ3007、音声入力部3008を有している。

【0111】

図15（B）は携帯書籍（電子書籍）であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。

【0112】

図15（C）はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上（特に30インチ以上）のディスプレイには有利である。

【0113】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に適用することが可能である。また、本実施形態の電気器具は実施形態、実施形態1～4を組み合わせて実現することができる。

【0114】

【発明の効果】

本発明を適応することで、消費電力の大きな電気炉を用いなくても大型のガラス基板から複数のTFT基板を効率よく製造することができる。また、PPTA装置を用いて作製された良質な結晶質半導体膜をTFTの活性層に用いることができるため、信頼性の高いTFTおよび該TFTを用いた半導体装置を得ることができる。

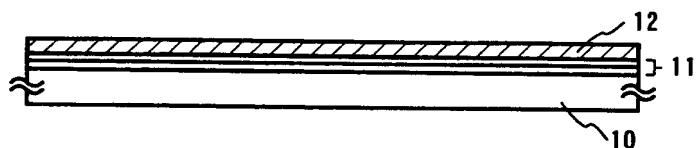
【図面の詳細な説明】

- 【図1】 本発明で開示する加熱処理を説明する図。
- 【図2】 本発明で開示する加熱処理を説明する図。
- 【図3】 本発明で用いるPPTA装置の一例を示す図。
- 【図4】 TFTの作製工程を示す図。
- 【図5】 TFTの作製工程を示す図。
- 【図6】 TFTの作製工程を示す図。
- 【図7】 本発明を用いて作製されたアクティブマトリクス基板を示す図。
- 【図8】 発明の実施の形態の一例を示す図。
- 【図9】 発明の実施の形態の一例を示す図。
- 【図10】 本発明を用いて作製されたアクティブマトリクス駆動の液晶表示装置を示す図。
- 【図11】 電気器具の一例を示す図。
- 【図12】 電気器具の一例を示す図。
- 【図13】 電気器具の一例を示す図。
- 【図14】 本発明を用いて作製された発光装置を示す図。

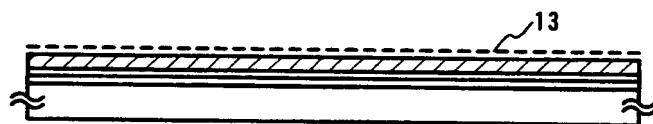
【書類名】 図面

【図1】

(A) 下地絶縁膜の形成／アモルファシリコン膜の形成



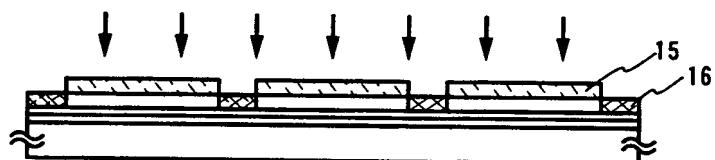
(B) 触媒元素添加工程



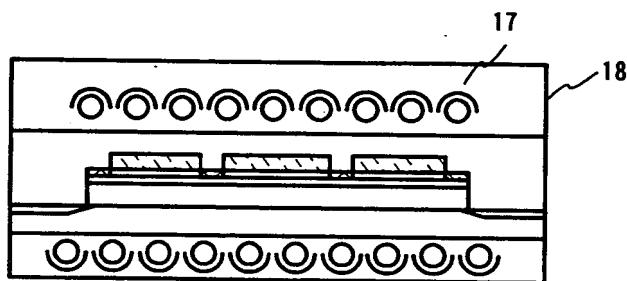
(C) 結晶化のための加熱処理



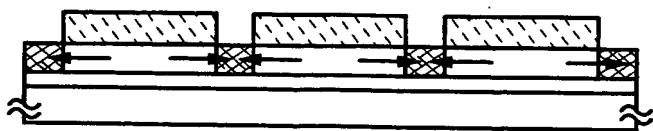
(D) マスク絶縁膜の形成／リン及びボウ添加工程



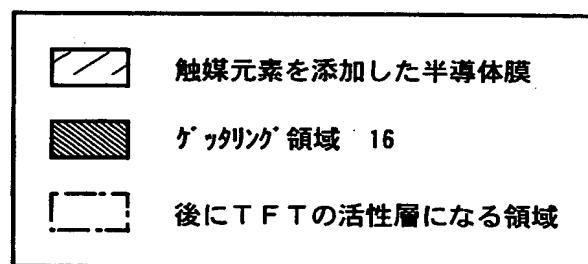
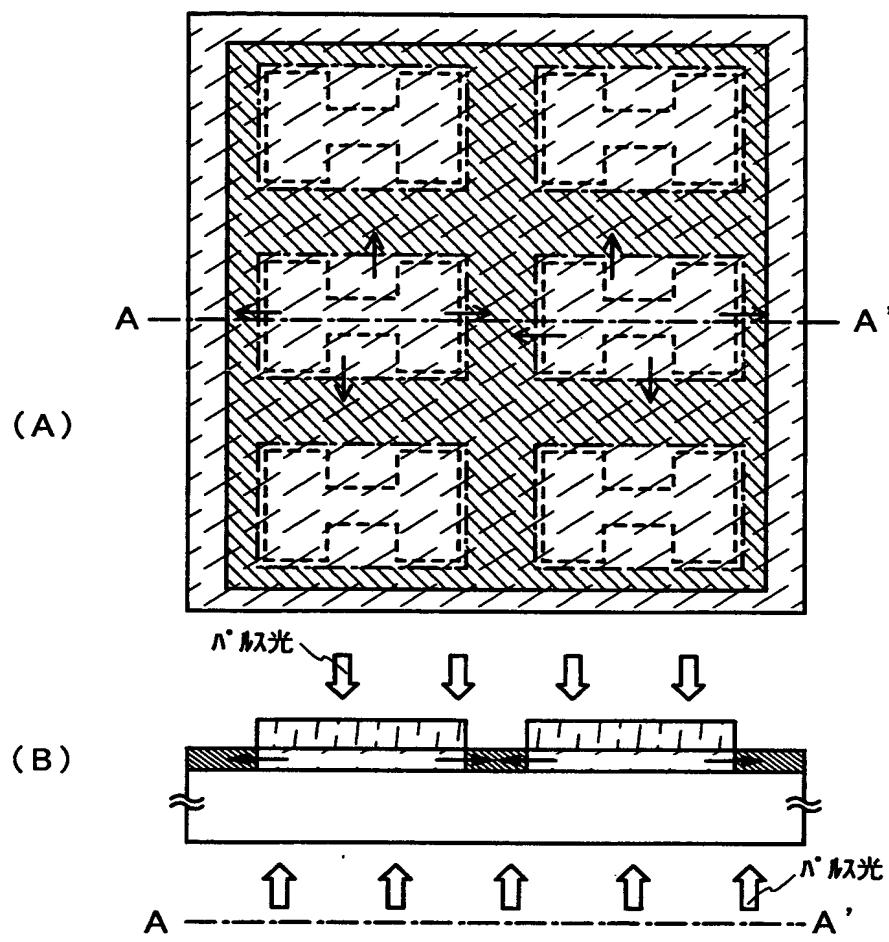
(E) PPTA法による加熱処理(ゲッタリング)



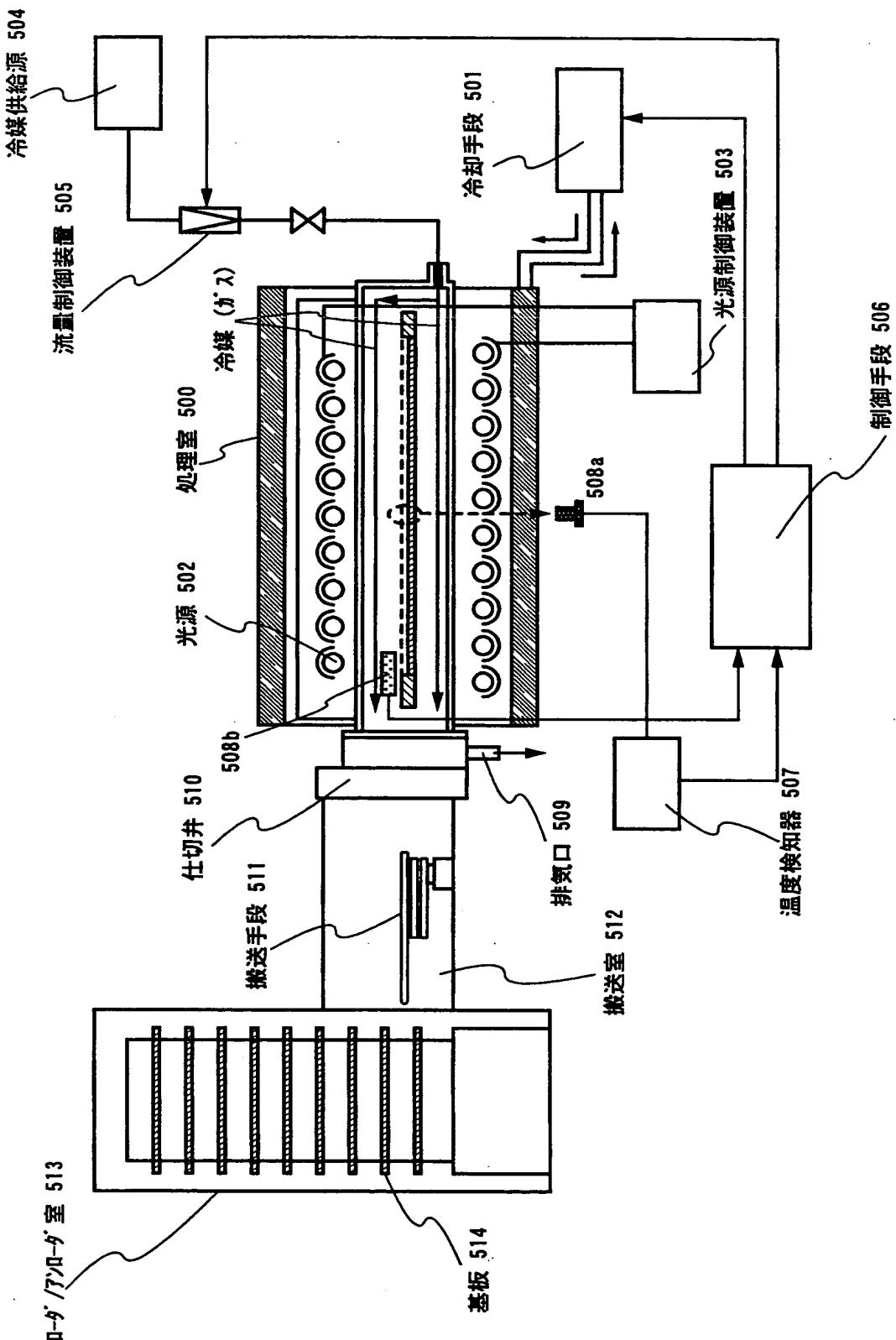
(E')



【図2】

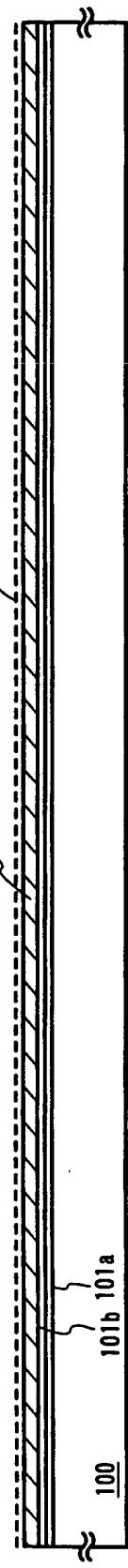


【図3】

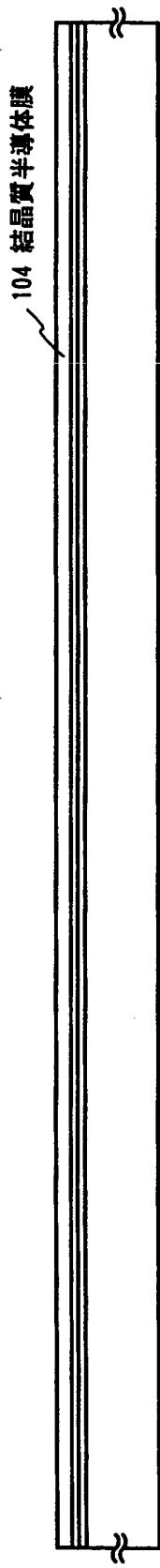


【図4】

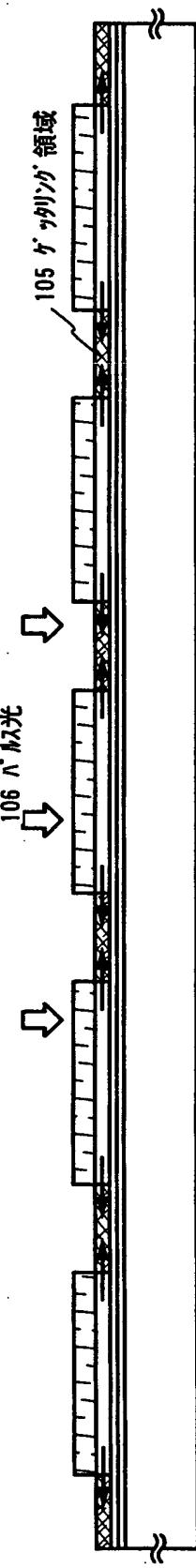
(A) 下地膜の形成／非晶質半導体膜の形成／触媒元素添加



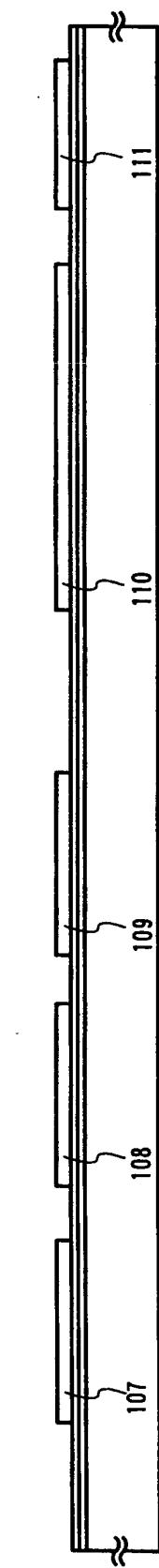
(B) 結晶質半導体膜の形成(結晶化)



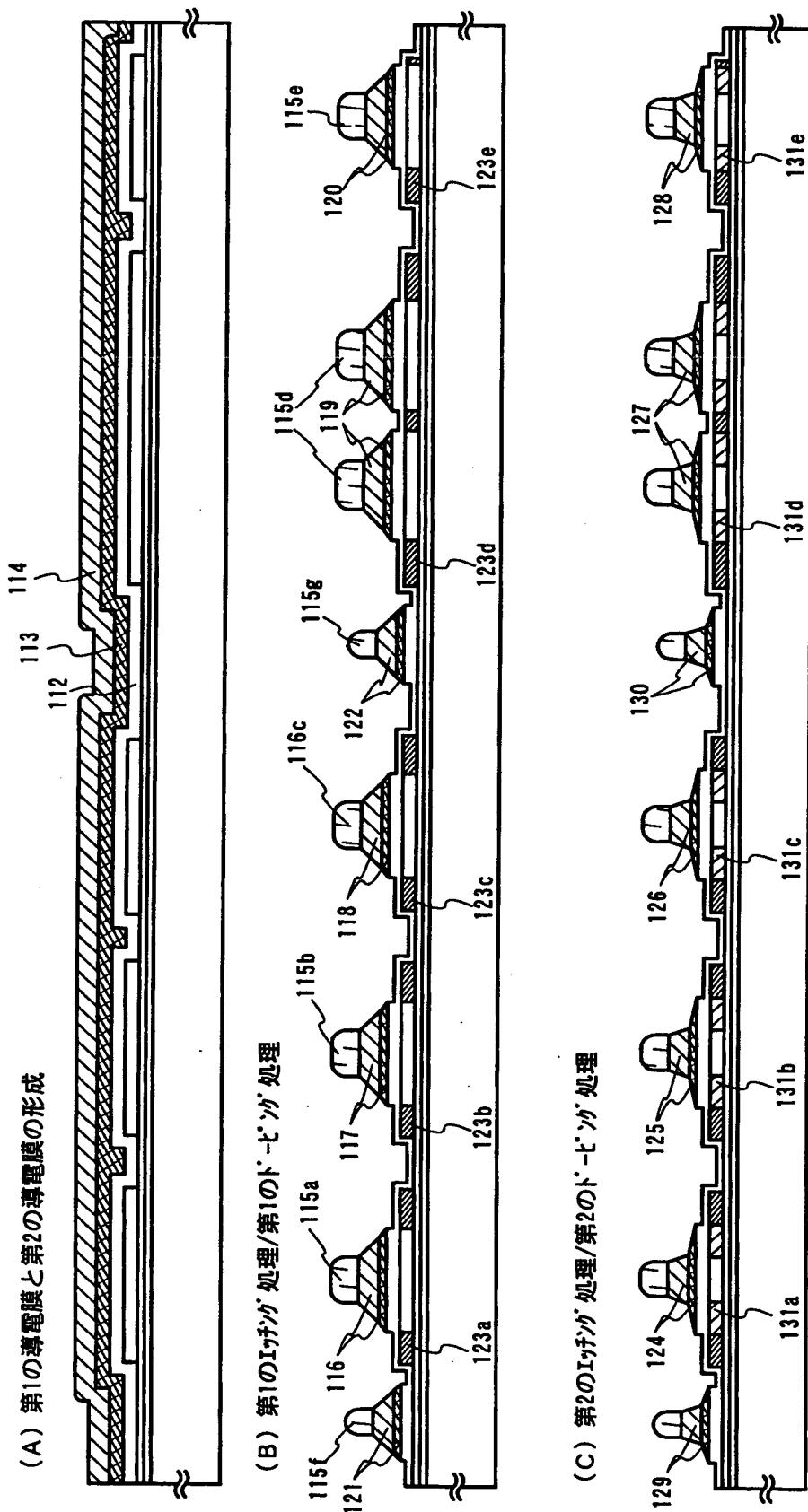
(C) リン及びボロン添加工程／ゲッタリング工程



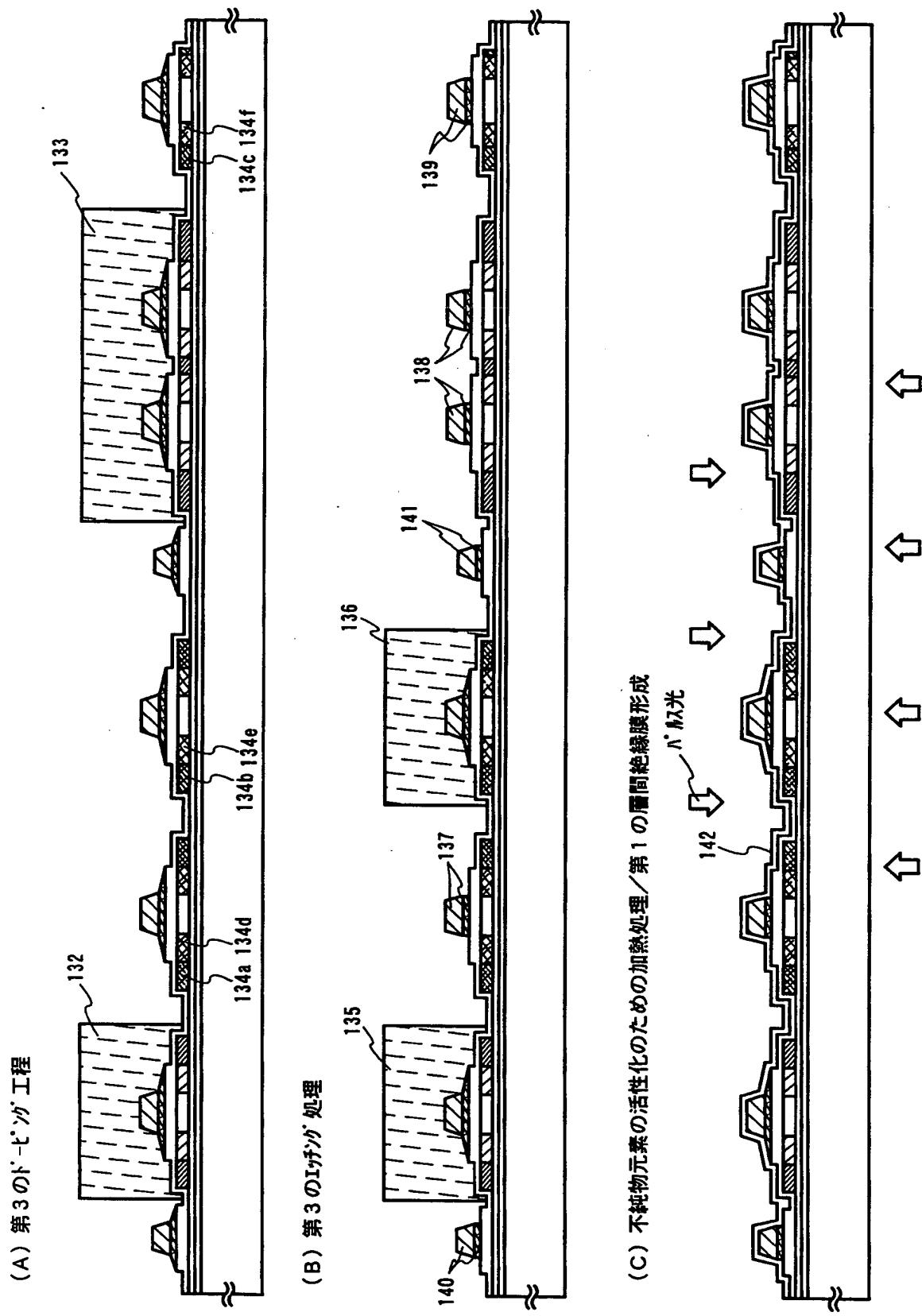
(D) 島状の半導体層の形成



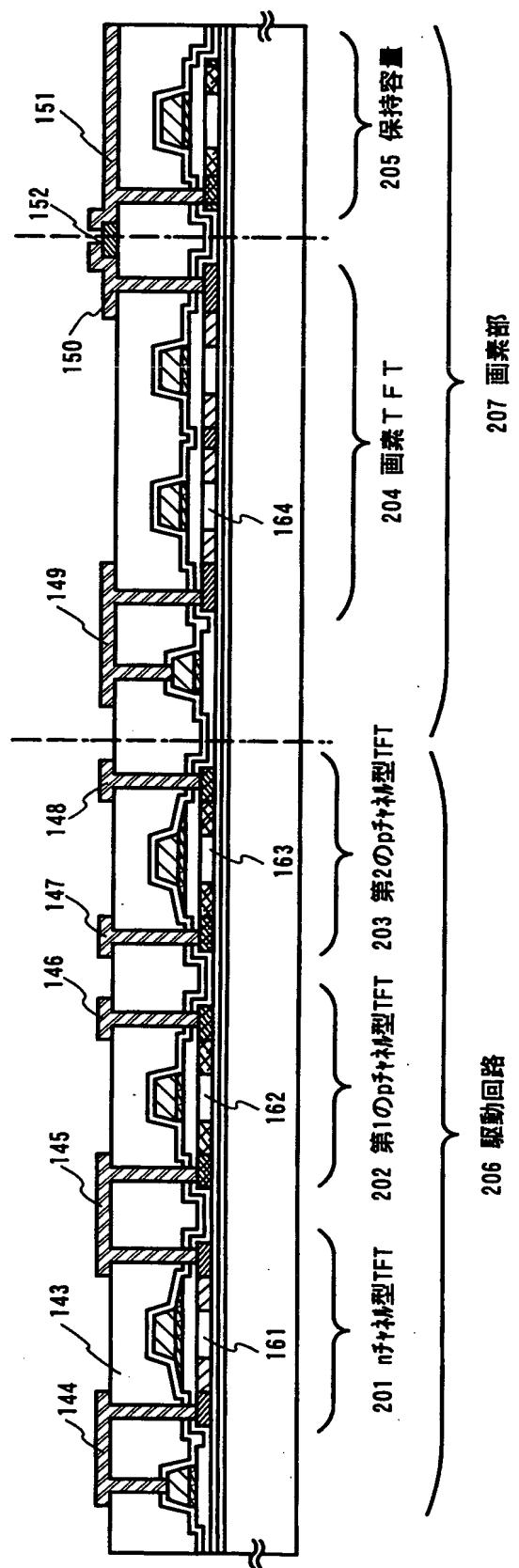
【図5】



【図6】

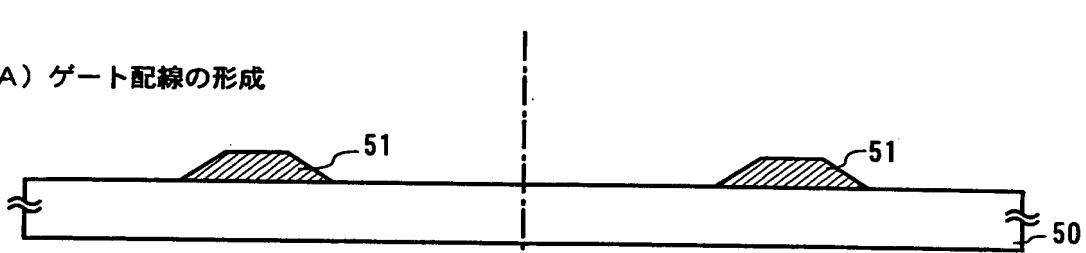


【図7】

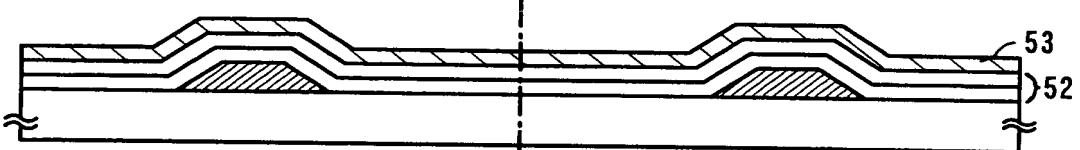


【図8】

(A) ゲート配線の形成



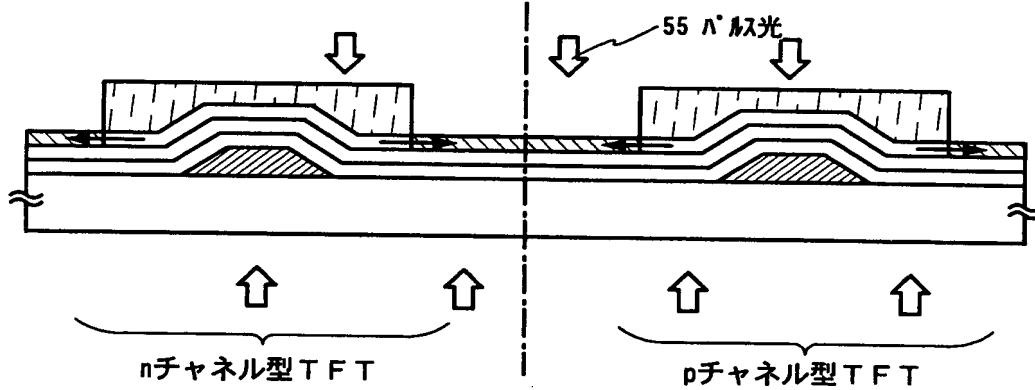
(B) ゲート絶縁膜、半導体膜の形成



(C) 結晶化工程

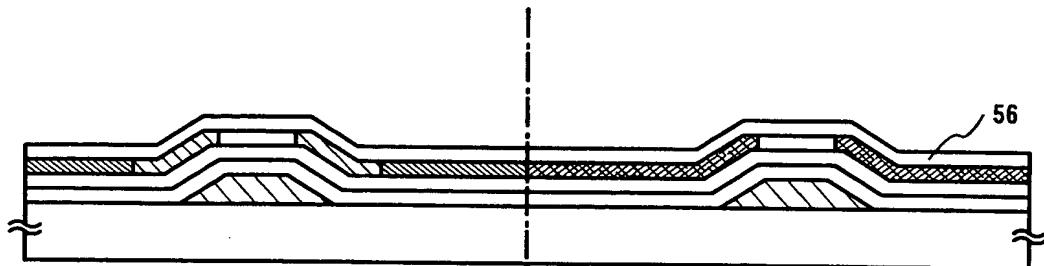


(D) ゲッタリング領域形成工程／ゲッタリング工程

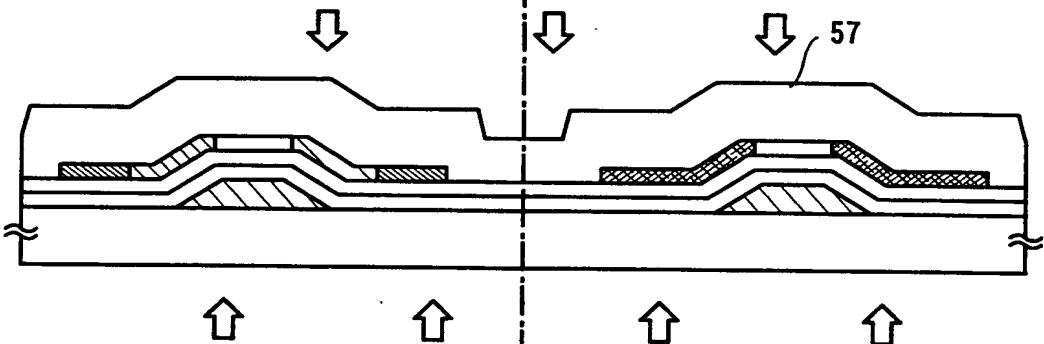


【図9】

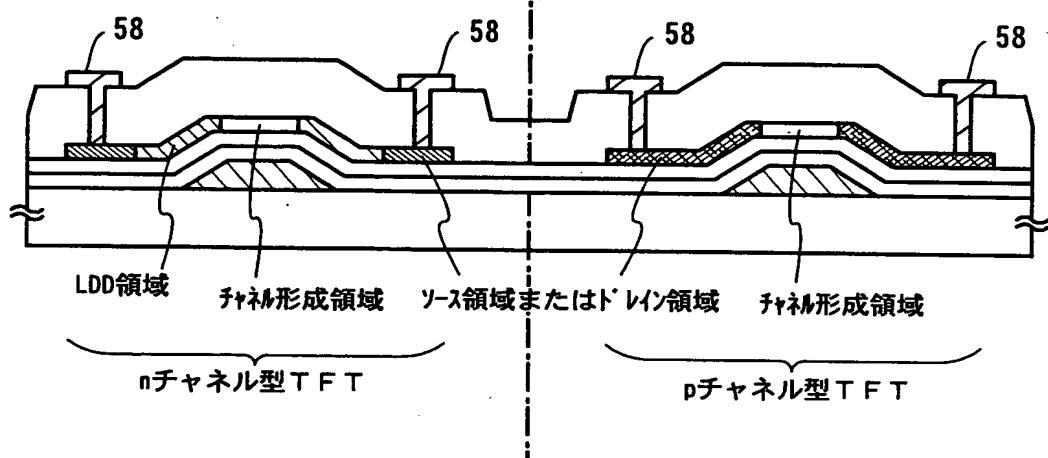
(A) 不純物元素添加工程



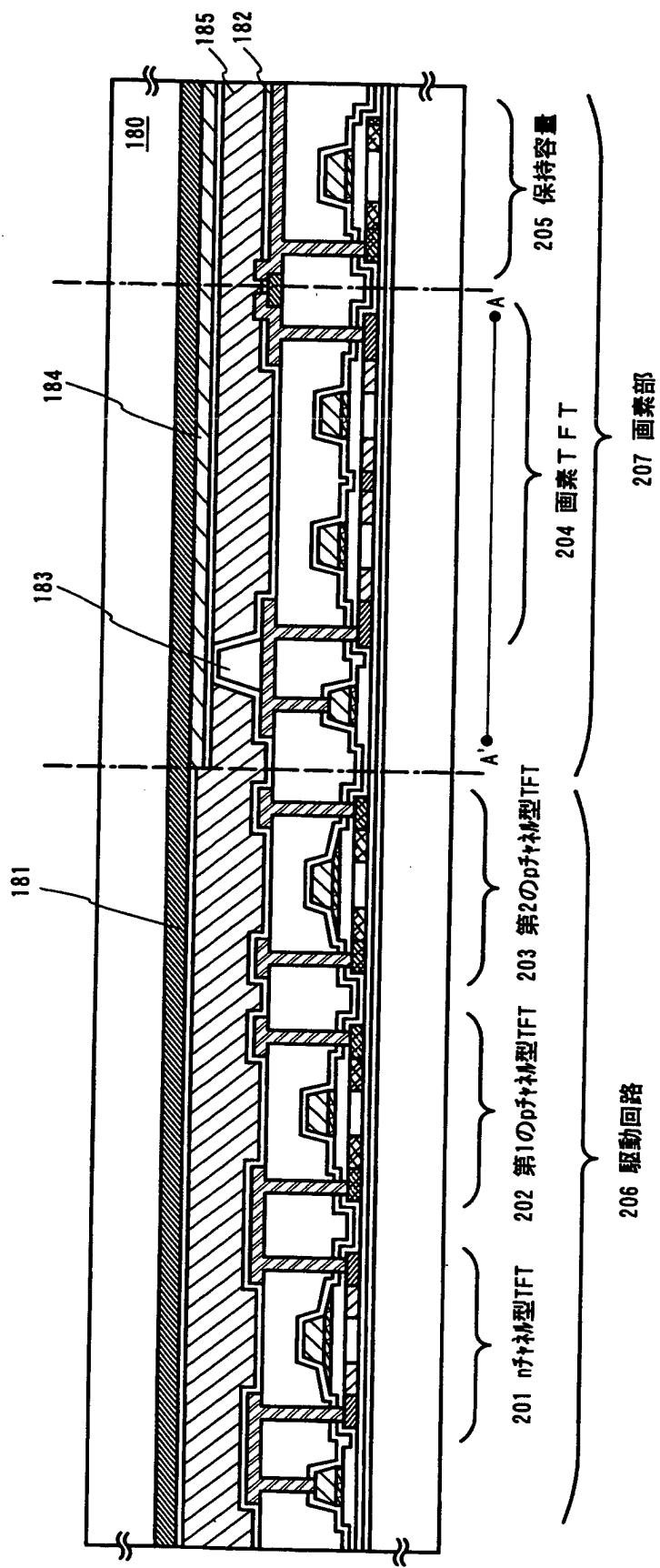
(B) 不純物元素の活性化工程／水素化処理／層間絶縁膜の形成工程



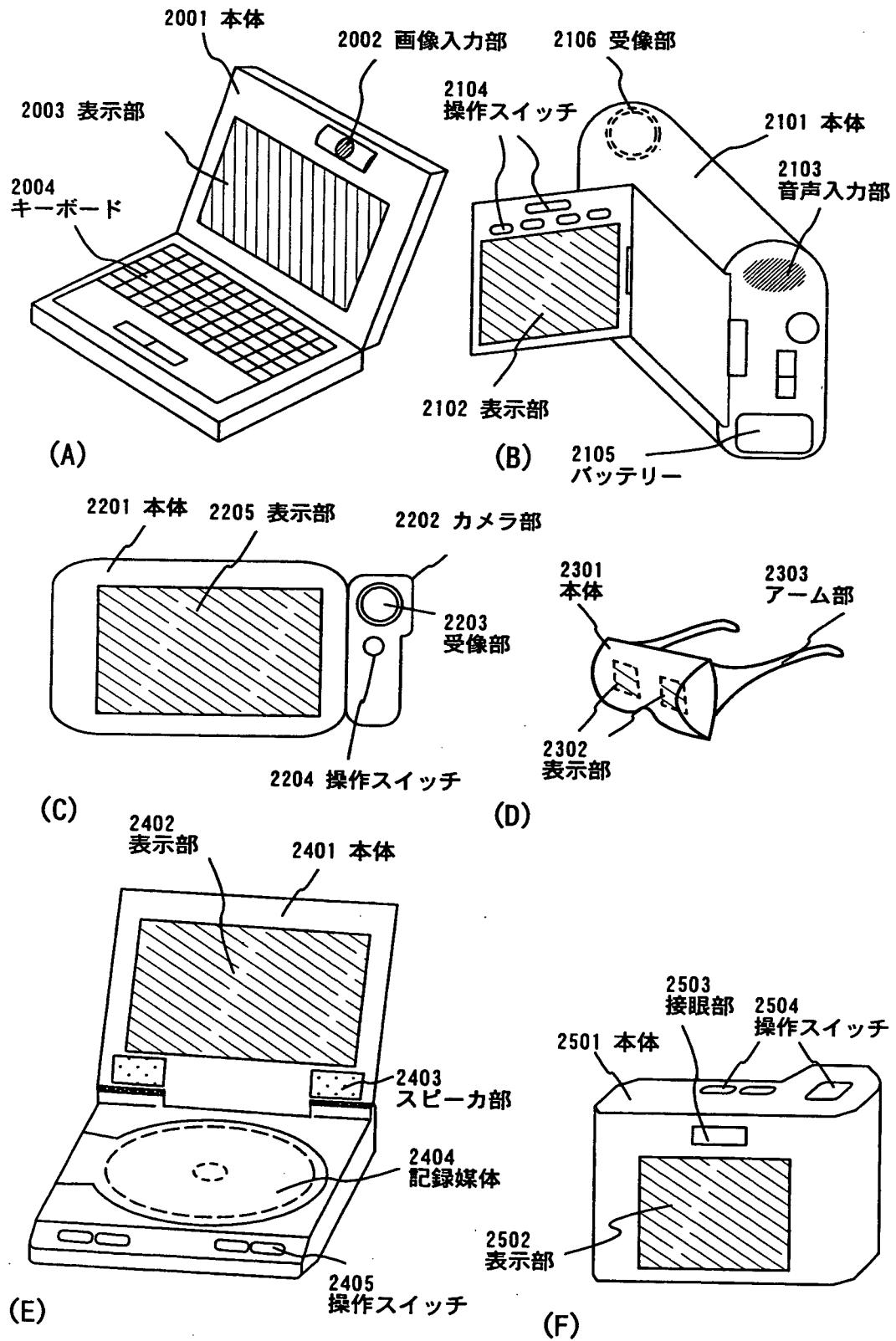
(C) ソース配線およびドレイン配線の形成工程



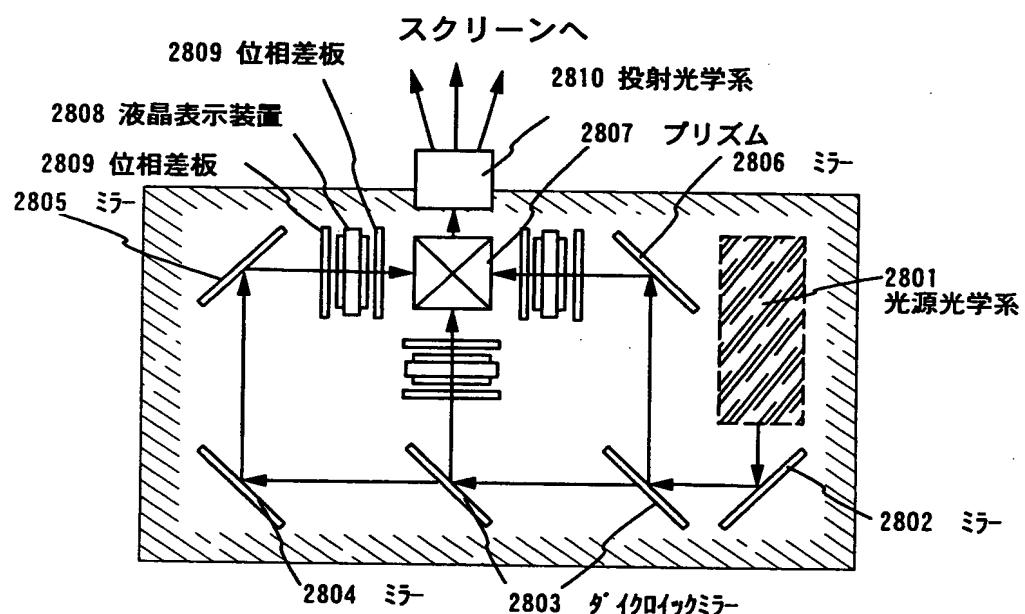
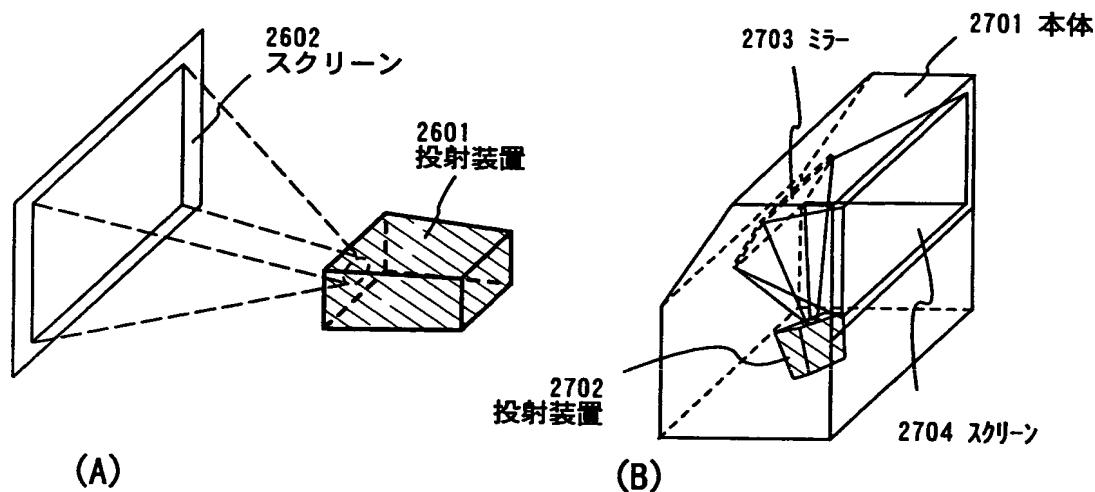
【図10】



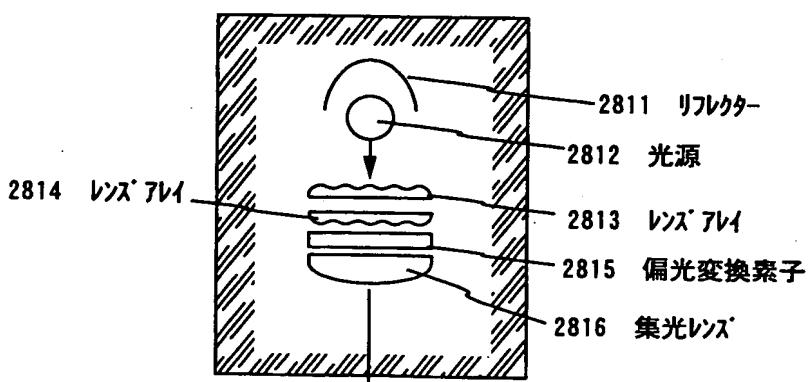
【図11】



【図12】

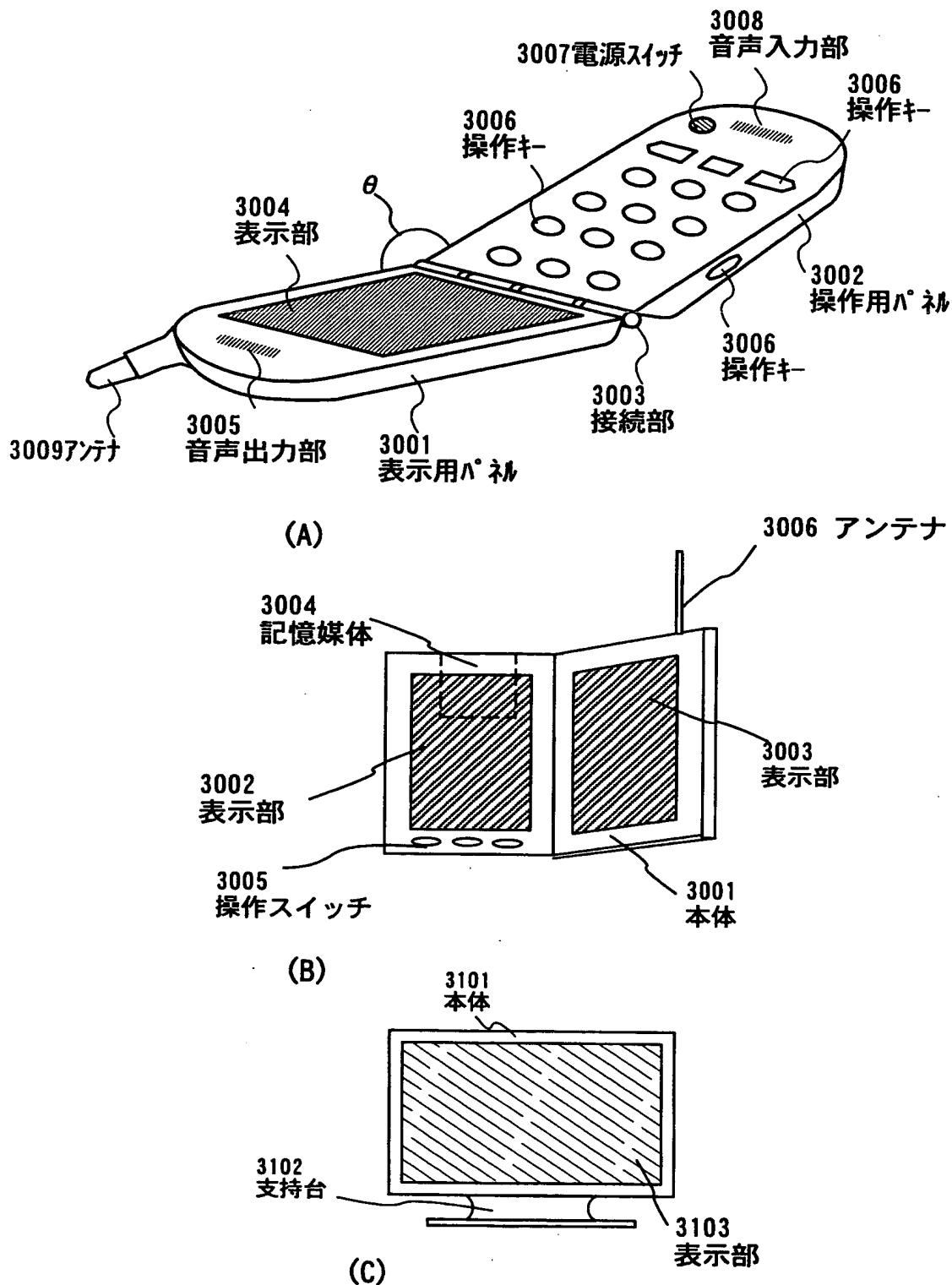


(C) 投射装置（三板式）

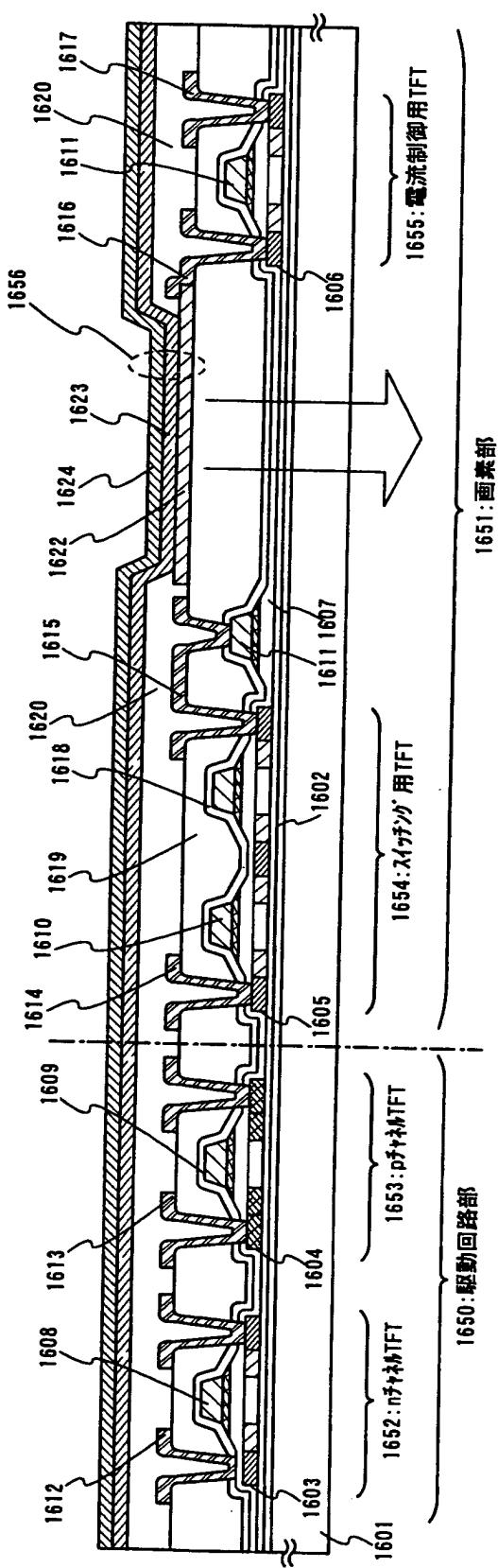


(D) 光源光学系

【図13】



【図14】



【書類名】 要約書

【要約】

【課題】 ガラスなど耐熱性の低い基板を用いた半導体装置の製造工程において、触媒を用いて半導体膜を結晶化させた場合、基板を変形させることなく触媒を除去するために炉を用いて長時間の加熱処理が必要であり、量産化にあたって課題となっていた。

【解決手段】 触媒元素を用いた半導体膜の結晶化工程の後、周期表の18族に属する元素、13族に属する元素および15族に属する元素の組み合わせのうちいずれかを添加し、低酸素濃度（酸素濃度5ppm以下）の雰囲気下で、RTAやPPTAによる加熱処理を行うことで、熱による基板のダメージを防ぎつつ、半導体膜から効果的に触媒元素を除去することができ、スループットの向上を図ることができる。

出願人履歴情報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所